

Family list

6 application(s) for: KR20030004774 (A)

Sorting criteria: Priority Date Inventor Applicant Ecla

1 Driving circuit and method for current driving type display

Inventor: SEUL-SOO KIM [KR] ; YOUNG-SUN RA [KR] (+1) Applicant: LG ELECTRONICS INC [KR]
 EC: G09G3/32A6 IPC: G09G3/20; G09G3/30; G09G3/32; (+6)
 Publication CN1402215 (A) - 2003-03-12
 Info: CN1211771 (C) - 2005-07-20

2 Circuit and method for driving display of current driven type

Inventor: KIM HAK SU [KR] ; NA YOUNG SUN [KR] (+1) Applicant: LG ELECTRONICS INC [KR]
 EC: G09G3/32A6 IPC: G09G3/20; G09G3/30; G09G3/32; (+6)
 Publication EP1274065 (A2) - 2003-01-08
 Info: EP1274065 (A3) - 2004-03-24

3 DRIVING CIRCUIT FOR CURRENT DRIVE TYPE DISPLAY AND ITS DRIVING METHOD

Inventor: KIM HAK SU ; NA YOUNG SUN (+1) Applicant: LG ELECTRONICS INC
 EC: G09G3/32A6 IPC: G09G3/20; G09G3/30; G09G3/32; (+6)
 Publication JP2003043997 (A) - 2003-02-14
 Info:

4 POWER SAVING CIRCUIT OF CURRENT DRIVING DISPLAY DEVICE

Inventor: KIM HAK SU [KR] Applicant: LG ELECTRONICS INC [KR]
 EC: IPC: G09G3/30; G09G3/30; (IPC1-7): G09G3/30
 Publication KR20030004774 (A) - 2003-01-15
 Info:

5 PRECHARGE DRIVE CIRCUIT AND DRIVING METHOD THEREOF

Inventor: KIM HAK SU [KR] ; KWON O GYEONG [KR] (+1) Applicant: LG ELECTRONICS INC [KR]
 EC: IPC: G09G3/20; G09G3/20; (IPC1-7): G09G3/20
 Publication KR20030084377 (A) - 2003-11-01
 Info:

6 Circuit and method for driving display of current driven type

Inventor: KIM HAK SU [KR] ; NA YOUNG SUN [KR] (+1) Applicant: LG ELECTRONICS INC [US]
 EC: G09G3/32A6 IPC: G09G3/20; G09G3/30; G09G3/32; (+6)
 Publication US2003006713 (A1) - 2003-01-09
 Info: US6667580 (B2) - 2003-12-23

Data supplied from the **espacenet** database — Worldwide

POWER SAVING CIRCUIT OF CURRENT DRIVING DISPLAY DEVICE

Patent number: KR20030004774 (A)
Publication date: 2003-01-15
Inventor(s): KIM HAK SU [KR] +
Applicant(s): LG ELECTRONICS INC [KR] +
Classification:
- International: G09G3/30; G09G3/30; (IPC1-7): G09G3/30
- European:
Application number: KR20010040455 20010706
Priority number(s): KR20010040455 20010706

Abstract of KR 20030004774 (A)

PURPOSE: A power saving circuit of a current driving display device is provided to reduce current consumption applied to the electroluminescence(EL) pixels by controlling the driving of the EL pixels with providing an additional constant current source for previously precharging the pixels as well as to easily obtain a desired luminance by controlling a response time of an inner capacitance of the pixel. CONSTITUTION: A power saving circuit of a current driving display device includes an electroluminescence(EL) driving block(202) provided with a constant current source(202a) for controlling the luminance of the EL pixels, a pixel switch for applying the current of the constant current source(202a) by on/off in response to a data enable signal, an EL pixel(202d) for emitting a light beam by receiving the current through the pixel switch and a scan driving block(206) and a precharge block(201) provided with a constant current source(201a) for controlling a precharge current, a current control block(201b) for controlling the response time of the EL pixel(202d) by controlling the current amount of the constant current source(201a) and a precharge switch(201c) for applying the current of the constant current source(201a) to the EL pixel(202d) by controlling the on/off of the precharge.

Data supplied from the **espacenet** database — Worldwide

(19) 대한민국특허청 (KR)
 (12) 공개특허공보(A)

(51) . Int. Cl. 7
 G09G 3/30

(11) 공개번호 특2003 - 0004774
 (43) 공개일자 2003년01월15일

(21) 출원번호 10 - 2001 - 0040455
 (22) 출원일자 2001년07월06일

(71) 출원인 엘지전자 주식회사
 서울특별시 영등포구 여의도동 20번지 LG트윈타워
 (72) 발명자 김학수
 서울특별시 종로구 협화동 163 - 5호
 (74) 대리인 김용인
 심창섭

심사청구 : 있음

(54) 전류 구동형 표시소자의 구동 회로

요약

전류 구동형 표시소자의 구동 회로에 관한 것으로서, 특히 스캔 신호에 의해 구동되는 스캔 구동부, 데이터 인레이블 신호에 의해 온/오프가 제어되는 픽셀용 정전류원과 상기 스캔 구동부가 온되면 발광하는 유기 EL 픽셀로 구성되는 유기 EL 구동부가 별도로 N(N은 자연수)개 구비되며, 상기 각 유기 EL 구동부에는 데이터 인레이블 신호가 활성화되기 직전에 상기 유기 EL 픽셀을 프리 차지시키는 프리 차지부를 별도로 구성함으로써, 상기 유기 EL 픽셀에 인가되는 전류의 양을 줄일 수 있을 뿐만 아니라, 유기 EL 픽셀의 응답 시간을 조절하여 원하는 희도를 쉽게 얻을 수 있다.

대표도

도 2

해인어
 전류 구동형, 저전력, 프리차지

명세서

도면의 간단한 설명

도 1은 종래 기술에 따른 전류 구동형 표시소자의 구동 회로도

도 2는 본 발명에 따른 전류 구동형 표시소자의 구동 회로도

도 3의 (a) 내지 (e)는 본 발명에 따른 라이징 성크에 의한 각 부분의 동작 과정도로서, 프리 차지 레벨이 최대인 경우를 나타낸 도면

도 4의 (a) 내지 (e)는 본 발명에 따른 폴링 성크에 의한 각 부분의 동작 과정도로서, 프리 차지 레벨이 최대인 경우를 나타낸 도면

도 5의 (a) 내지 (e)는 본 발명에 따른 라이징 성크에 의한 각 부분의 동작 과정도로서, 프리 차지 레벨이 중간인 경우를 나타낸 도면

도 6의 (a) 내지 (e)는 본 발명에 따른 폴링 성크에 의한 각 부분의 동작 과정도로서, 프리 차지 레벨이 중간인 경우를 나타낸 도면

도면의 주요부분에 대한 부호의 설명

201 : 유기 EL 구동부201a : 프리 차지용 정전류원

201b : 전류 제어부201c : 프리 차지용 스위치

202 : 유기 EL 구동부202a : 픽셀용 정전류원

202b : 전류 제어부202c : 픽셀용 스위치

202d : 유기 EL 픽셀202e : 스캔 구동부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 전류 구동형 표시소자의 구동회로에 관한 것으로서, 특히 프리 차지용 정전류원을 별도로 구비하여 저소비 전력을 구하는 전류 구동형 표시소자의 구동회로에 관한 것이다.

최근 평면 디스플레이 분야에서는 비약적인 발전이 이루어지고 있다.

특히 LCD(Liquid Crystal Display)를 선두로 하여 등장하기 시작한 전류 구동형 평면 디스플레이에는 수십년간 디스플레이 분야에서 가장 많이 사용되어 온 CRT(Cathode Ray Tube)를 추월하여 최근에는 PDP(Plasma Display Panel), VFID(Visual Fluorescent Display), FED(Field Emission Display), LED(Light Emitting Diode), EL(Electroluminescence) 등 많은 발전이 이루어지고 있다.

이와 같은 전류 구동형 디스플레이 소자는 시인성 및 색감이 좋을 뿐만 아니라 제조 공정도 간단하기 때문에 많은 부분에서 응용분야를 넓혀가고 있다.

특히, 최근에는 표시장치의 대형화에 따른 공간 점유가 적은 평판 디스플레이 패널로 유기 EL 디스플레이 패널이 주목되고 있다.

상기 유기 EL 디스플레이 패널은 메트릭스 형태로 데이터 라인과 스캔 라인이 서로 교차되어 있으며, 교차되는 각 픽셀에 발광층이 형성되어 있다. 즉, 유기 EL 디스플레이 패널은 상기 데이터 라인과 스캔 라인에 인가되는 전압에 따라서 발광 상태가 결정되는 표시 장치이다.

그리고, 각 퍽셀의 발광은 스캔 구동부를 통해 한 프레임 동안 스캔 라인의 첫 번째 라인부터 마지막 라인까지 순차적으로 전원이 선택되어지고, 동일한 프레임 동안 데이터 구동부를 통해 데이터 라인에 선택적으로 전원을 입력하여 스캔 라인과 데이터 라인이 교차하는 퍽셀을 발광시킨다.

이러한 유기 EL 디스플레이 패널의 전류 - 발광 특성은 온도 의존도가 거의 없지만, 전류 - 전압 특성은 온도가 낮아지면 높은 전압쪽으로 이동해간다. 따라서, 유기 EL 소자를 전압 구동하면 안정된 동작을 얻기가 어렵기 때문에 유기 EL 소자의 구동에는 정전류 구동 방식을 채택한다.

도 1은 종래 기술에 따른 유기 EL 구동회로를 나타낸 도면이다.

도 1을 보면, 유기 EL 퍽셀(103)의 애노드에는 정전류원(101)과 퍽셀용 스위치(102)를 통해 정전류인 I_{dd} 가 공급된다. 상기 정전류원(101)은 유기 EL 퍽셀(103)의 애노드로 인가되는 전류의 양을 제어한다. 이때, 상기 정전류원(101)에서 출력되는 전류가 유기 EL 퍽셀(103)의 애노드로 인가되는 시간은 퍽셀용 스위치(102)에 의해 제어된다. 즉, 상기 퍽셀용 스위치(102)가 온되는 시간동안 상기 정전류원(101)에서 출력되는 전류가 유기 EL 퍥셀(103)의 애노드로 인가되어 상기 유기 EL 퍥셀(103)을 발광시킨다. 이때, 상기 퍥셀용 스위치(102)의 온/오프는 데이터 구동부(도시되지 않음)에서 출력되는 PWM(Pulse Width Modulation) 파형으로 제어한다.

이후, 상기 퍥셀용 스위치(102)의 온/오프를 제어하는 PWM 파형을 설명의 편의상 데이터 인에이블 신호라 칭한다. 따라서, 상기 데이터 인에이블 신호의 펄스폭에 따라 발광하는 유기 EL 퍥셀(103)의 그레이 레벨이 달라진다.

그리고, 스캔 신호에 의해 구동되는 스캔 구동부(104)는 NMOS로 구성되며, 상기 NMOS의 드레인은 유기 EL 퍥셀(103)의 캐소드에 연결되고, 소오스는 또 다른 전원전압인 V_{ss} 에 연결된다.

이때, 상기 유기 EL 퍥셀(103)은 상기 퍥셀용 스위치(102)를 통해 전류가 인가되어도 바로 발광하지 않는다. 즉, 일정한 응답 시간을 가지고서 발광한다. 이는 유기 EL 퍥셀(103)의 내부 캐페시턴스(도시되지 않음)에 전압이 차지되는 시간 때문이다.

그러나, 이러한 이유로 인해 그레이(gray) 나누기가 힘들고 휘도도 좋지 않게 되며, 또한 캐페시턴스에 전압이 차지되는 시간으로 인해 유기 EL 퍥셀(103)에 전류가 많이 필요하게 된다.

발명이 이루고자 하는 기술적 과제

이와 같이, 상기된 전류 구동형 디스플레이 소자들은 디스플레이 패널의 크기가 커질수록 디스플레이와 구동회로에서 더욱 더 많은 전류를 소모하게 된다. 또한 해상도가 높아질수록 디스플레이에서 물리적인 양으로 인하여 구동에 필요한 시간이 적어지기 때문에 원하는 휘도를 얻기 위해서는 더욱 많은 전류를 필요로 하게 된다.

이러한 많은 양의 전류는 휴대용 기기에서는 불리한 조건으로 작용하고, 또한 디스플레이의 수명에도 좋지 않은 결과를 가져온다.

본 발명은 상기와 같은 문제점을 해결하기 위한 것으로서, 본 발명의 목적은 프리차지(pre - charge) 구조를 사용하여 유기 EL 퍥셀에 인가하는 전류의 양을 줄이는 전류 구동형 표시소자의 구동 회로를 제공함에 있다.

본 발명의 다른 목적은 프리차지 구조에서 필요로 하는 전류의 양을 제어하고, 프리차지 타이밍을 조절하여 전체 시스템의 전력을 제어하는 전류 구동형 표시소자의 구동 회로를 제공함에 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 따른 전류 구동형 표시소자의 구동 회로는, 스캔 신호에 의해 구동되는 스캔 구동부, 데이터 인에이블 신호에 의해 온/오프가 제어되는 픽셀용 정전류원과 상기 스캔 구동부가 온되면 발광하는 유기 EL 픽셀로 구성되는 유기 EL 구동부가 별도로 N(N은 자연수)개 구비되며, 상기 각 유기 EL 구동부에는 데이터 인에이블 신호가 활성화되기 직전에 상기 유기 EL 픽셀을 끄기 차지시키는 끄기 차지부가 별도로 구성되는 것을 특징으로 한다.

상기 끄기 차지부는 유기 EL 픽셀에서 끄기 차지되는 시간을 제어하는 끄기 차지 신호에 의해 온되어 상기 유기 EL 픽셀에 끄기 차지를 위한 전류를 공급하는 끄기 차지용 정전류원으로 구성되는 것을 특징으로 한다.

외부에서 상기 끄기 차지용 정전류원의 바이어스를 조절하여 상기 끄기 차지용 정전류원에서 출력되는 전류의 양을 제어하는 것을 특징으로 한다.

본 발명의 다른 목적, 특성 및 잇점들은 첨부한 도면을 참조한 실시예들의 상세한 설명을 통해 명백해질 것이다.

본 발명에 따른 전류 구동형 표시소자의 구동 회로의 바람직한 실시예에 대하여 첨부한 도면을 참조하여 설명하면 다음과 같다.

도 2는 본 발명에 따른 전류 구동형 표시소자의 구동 회로를 나타낸 도면이다.

도 2를 보면, 도 1과 같은 유기 EL 구동부(202)에 끄기 차지부(201)가 더 구비된다. 상기 끄기 차지부(201)와 유기 EL 구동부(202)는 유기 EL 디스플레이 페널의 데이터 라인과 스캔 라인과 교차하는 위치에 배열되는 픽셀의 수만큼 구비된다.

이때, 상기 유기 EL 구동부(202)는 유기 EL 픽셀의 채도를 제어하기 위한 정전류원(202a), 데이터 인에이블 신호에 따라 온/오프되어 상기 정전류원의 전류를 유기 EL 픽셀에 인가하는 픽셀용 스위치(202c), 상기 픽셀용 스위치(202c)를 통해 전류를 인가받아 발광하는 유기 EL 픽셀(202d), 및 스캔 구동부(202e)로 구성된다. 이때, 상기 정전류원(202a)에는 상기 정전류원(202a)의 전류 양을 제어하는 전류 제어부(202b)가 구비된다. 여기서, 상기 데이터 인에이블 신호는 PWM 파형의 포지티브 폭(Width)이다. 즉, 데이터 인에이블 신호의 하이 구간은 PWM 파형의 뉘트리에 해당된다. 따라서, 데이터 인에이블 신호의 하이 구간이 길어질수록 그레이스케일도 높아진다.

그리고, 상기 끄기 차지부(201)는 끄기 차지용 전류를 제어하기 위한 정전류원(201a), 상기 정전류원(201a)의 전류 양을 제어하여 유기 EL 픽셀(202d)의 응답 시간을 조절하는 전류 제어부(201b), 및 상기 끄기 차지의 온/오프를 제어하여 정전류원(201a)의 전류를 상기 유기 EL 픽셀(202d)로 인가하는 끄기 차지용 스위치(201c)로 구성된다. 이때, 상기 끄기 차지용 스위치(201c)의 온/오프 시간을 제어하여 상기 유기 EL 픽셀(202d)에서 끄기 차징되는 시간을 제어할 수 있다. 즉, 상기 끄기 차징되는 시간을 제어하여 전체 파워를 맞출 수 있다.

여기서, 상기 끄기 차지부(201)와 유기 EL 구동부(202)의 정전류원(201a, 202a)의 한쪽은 공통으로 전원전압인 Vdd에 연결된다. 그리고, 상기 끄기 차지부(201)와 유기 EL 구동부(202)의 스위치(201c, 202c)의 한쪽은 공통으로 유기 EL 픽셀(202d)의 애노드에 연결된다.

또한, 상기 전류 제어부(201b, 202b)는 IC 외부에서 저항으로 바이어스를 조절하거나, 디지털/아날로그 컨버터(DAC)를 이용하여 제어할 수 있다. 즉, 상기 IC의 외부에서 저항이나 DAC를 이용하여 정전류원(201a)의 바이어스를 조절함으로써, 유기 EL 픽셀(202d)에 인가되는 끄기 차지용 전류(Ipd)를 제어할 수 있다.

그리고, 상기 유기 EL 픽셀(202b)의 케소드는 케소드용 회로와 연결되는데, 상기 케소드용 회로는 또 다른 전원전압인 Vss와 연결되며, 본 발명에서는 이의 도시를 생략하였다.

또한, 유기 EL 픽셀(202d)을 은시키는 시점에 따라 프리 차지 시작 시간을 다르게 한다. 즉, 라이징 싱크(rising sync)일 경우에는 스캔 신호의 시작 지점에서 프리 차지를 시작하고, 폴링 싱크(falling sync)일 경우에는 데이터 인에이블이 시작하기 전에 프리 차지를 시작한다.

도 3 내지 도 6은 유기 EL 픽셀의 은시키는 시점에 따라 프리 차지가 시작되는 시점이 달라지는 예들을 보이고 있는데, 비교를 위해 도 2와 같은 표시소자 구동 회로를 두 개 구비하고, 두 개의 유기 EL 픽셀을 각각 구동하는 예를 보이고 있다. 이때, 도 3 내지 도 6의 (a)는 스캔 구동부(202e)로 입력되는 스캔 파형, (b), (c)는 데이터 1에 해당하는 프리 차지 신호와 데이터 인에이블 신호에 의해 구동되는 유기 EL 픽셀을, (d), (e)는 데이터 2에 해당하는 프리 차지 신호와 데이터 인에이블 신호에 의해 구동되는 유기 EL 픽셀의 예를 보인다.

즉, (b), (d)의 하이 구간동안 각 프리 차지부(201)의 스위치(202c)가 온되고 이때, 정전류원(201a)에서 출력되는 전류가 각 유기 EL 픽셀(202d)로 인가되어 프리 차지된다. 또한, (c), (e)의 하이 구간동안 각 유기 EL 구동부(202)의 픽셀용 스위치(202c)가 온되고 이때, 정전류원(202a)에서 출력되는 전류가 각 유기 EL 픽셀(202d)로 인가되어 유기 EL 픽셀(202d)을 발광시킨다. 여기서, 상기 프리 차지용 스위치(201c)의 온/오프를 제어하는 프리 차지 신호와 픽셀 용 스위치(202c)의 온/오프를 제어하는 데이터 인에이블 신호는 PMW 파형이다.

상기 프리 차지 신호의 하이 구간 즉, 펄스폭에 따라 유기 EL 픽셀의 응답 시간이 결정되고, 상기 데이터 인에이블 신호의 하이 구간 즉, 펄스폭에 따라 발광하는 유기 EL 픽셀의 그레이 레벨이 결정된다.

먼저, 도 3의 (a) 내지 (e)는 본 발명에 따른 라이징 싱크에 의한 각 부분의 동작 파형도로서, 프리 차지 레벨이 최대인 경우를 보이고 있다. 또한, 데이터 1의 데이터 인에이블 신호는 도 3의 (c)와 같이 펄스폭이 최대(예, 256 그레이 스케일)인 경우이고, 데이터 2의 데이터 인에이블 신호는 도 3의 (e)와 같이 펄스폭이 최대가 아닌 경우(예, 160 그레이 스케일)를 예로 도시하고 있다.

도 3을 보면, (a)의 스캔 파형의 시작 시점에서 프리 차지가 시작되고 있음을 알 수 있다. 즉, 스캔 파형의 시작 시점에서 프리 차지 신호가 하이로 변하여 프리 차지용 스위치(201c)를 은시킨다. 그러면, 상기 프리 차지 신호의 하이 구간동안 정전류원(201a)에서 출력되는 전류는 상기 스위치(201c)를 통해 유기 EL 픽셀(202d)의 애노드에 인가되어 상기 유기 EL 픽셀(202d)의 내부 캐페시턴스를 프리 차지시킨다. 그러다가, 상기 프리 차지 신호가 로우로 변하면 프리 차지용 스위치(201c)가 오프되므로, 더 이상 프리 차지용 정전류원(201a)의 전류는 유기 EL 픽셀(202d)로 인가되지 않는다.

즉, 데이터 1과 데이터 2의 프리 차지 시간은 모두 스캔 신호의 시작 지점과 동일한 지점에서 시작하고 있으며, 이때 유기 EL 픽셀(202d)에는 프리 차지용 정전류원(201a)에서 설정한 전류의 양만큼만 전류가 인가된다. 그리고, 상기된 과정에 의하여 프리 차징이 끝나면 데이터 인에이블 신호에 의하여 픽셀용 스위치(202c)가 온되고, 그러면 픽셀용 정전류원(202a)에서 설정한 양만큼의 전류가 픽셀용 스위치(202c)를 통해 유기 EL 픽셀(202d)에 인가된다. 즉, 프리 차징이 끝나면 데이터 인에이블 신호는 하이로 변하여 픽셀용 스위치(202c)를 은시킨다. 상기 데이터 인에이블 신호의 하이 구간은 기 설정된 그레이 레벨에 의해 결정된다. 이때, 상기 유기 EL 픽셀(202d)은 이미 프리차징부(201)에 의해 프리 차지되어 있으므로 상기 픽셀용 정전류원(202a)에서 전류가 인가되면 바로 발광한다. 따라서, 유기 EL 구동부(202)는 유기 EL 픽셀(202d)의 내부 캐페시턴스의 차지를 위해 전류를 소비할 필요가 없게 된다.

그러다가, 상기 데이터 인에이블 신호가 로우로 변하면 픽셀용 스위치(202c)도 오프되어 더 이상 픽셀용 정전류원(202a)의 전류는 유기 EL 픽셀(202d)에 인가되지 않는다.

한편, 도 4의 (a) 내지 (e)는 본 발명에 따른 풀링 싱크에 의한 각 부분의 동작 과형도로서, 프리 차지 레벨이 최대인 경우를 보이고 있다. 도 4의 경우도 데이터 1의 데이터 인에이블 신호는 도 4의 (c)와 같이 펄스폭이 최대(예, 256 그레이 스케일)인 경우이고, 데이터 2의 데이터 인에이블 신호는 도 4의 (e)와 같이 펄스폭이 최대가 아닌 경우(예, 16 0 그레이 스케일)를 예로 도시하고 있다.

도 4를 보면, (a)의 스캔 과형이 끝나는 시점에서 모든 데이터 인에이블 신호가 끝나고 있음을 알 수 있다. 즉, 데이터 인에이블 신호의 크기에 따라 프리 차지 시작 시점이 달라진다. 이는 유기 EL 픽셀을 온시키는 데이터 1과 데이터 2의 데이터 인에이블 신호의 크기가 서로 다르기 때문이다. 이로 인해 프리 차지도 서로 다른 지점에서 시작하고 있다.

이때, 상기 프리 차지 신호가 하이로 변하여 프리 차지용 스위치(202c)가 온되면 상기 프리 차지 신호의 하이 구간동안 프리 차지용 정전류원(201a)에서 설정된 전류가 상기 스위치(202c)를 통해 유기 EL 픽셀(202d)로 인가된다. 그러다가, 상기 프리 차지 신호가 로우로 변하여 프리 차장이 끝나면 데이터 인에이블 신호에 의하여 픽셀용 스위치(202c)가 온되고, 상기 데이터 인에이블 신호의 하이 구간동안 유기 EL 픽셀(202d)에는 픽셀용 정전류원(202a)에서 설정된 전류가 스위치(202c)를 통해 인가된다. 이때, 상기 데이터 인에이블 신호의 크기에 상관없이 모든 데이터 인에이블 신호가 끝나는 시점은 스캔 과형이 끝나는 지점과 동일하게 된다.

도 5의 (a) 내지 (e)는 도 3과 같이 라이징 싱크에 의한 각 부분의 동작 과형도로서, 도 3과 다른 점은 프리 차지 레벨이 중간이라는 점이다.

즉, 전체 프리 차지 시간은 스캔 시간의 시작 부분과 일치하지만, 실제 프리 차지용 스위치(201c)를 온시키는 프리 차지 신호의 시작 시점은 스캔 시간의 시작 부분이 아닌 전체 프리 차지 시간의 중간 부분이 된다. 도 5의 (b), (d)를 보면, 데이터 1, 2의 프리 차지 신호가 하이로 변하는 시점은 모두 전체 프리 차지 신호의 중간임을 알 수 있다.

이와 같이 전체 프리 차지 시간은 스캔 과형의 시작 시점과 같지만, 상기 스위치(201c)를 온시키는 프리 차지 신호의 크기에 따라 상기 스위치(201c)의 온시점은 전체 프리 차지 시간의 특정 부분이 된다. 일 예로, 실제 프리 차지 시간이 길수록 스위치(201c)의 온시점은 전체 프리 차지 시간의 앞부분에 해당되고, 실제 프리 차지 시간이 짧을수록 상기 스위치(201c)의 온시점은 전체 프리 차지 시간의 뒷부분에 해당된다.

이후의 동작은 상기된 도 3과 동일하므로 상세 설명을 생략한다.

도 6의 (a) 내지 (e)는 도 4와 같이 풀링 싱크에 의한 각 부분의 동작 과형도로서, 도 4와 다른 점은 프리 차지 레벨이 중간이라는 점이다.

도 6에서도 마찬가지로, 스캔 시간이 끝나는 시점에서 모든 데이터 인에이블 신호가 끝난다. 그리고, 상기 데이터 인에이블 신호가 하이로 변하기 전 즉, 스위치(202c)가 온을 시작하기 이전에 프리 차지가 완료된다. 이때, 유기 EL 픽셀을 온시키는 데이터 1과 데이터 2의 데이터 인에이블 신호의 크기가 서로 다르기 때문에 프리 차지도 서로 다른 지점에 서 시작하고 있다.

또한, 프리 차지용 스위치(201c)를 온시키는 프리 차지 신호는 전체 프리 차지 시간 중에서 일정한 부분부터 하이로 변한 후 기 설정된 프리 차지 시간동안 하이 상태를 유지한다.

이때, 상기 프리 차지 신호가 하이로 변하여 프리 차지용 스위치(202c)가 온되면 상기 프리 차지 신호의 하이 구간동안 프리 차지용 정전류원(201a)에서 설정한 전류가 상기 스위치(202c)를 통해 유기 EL 픽셀(202d)로 인가된다. 그러다가, 상기 프리 차지 신호가 로우로 변하여 프리 차장이 끝나면 데이터 인에이블 신호에 의하여 픽셀용 스위치(202c)가 온되고, 상기 데이터 인에이블 신호의 하이 구간동안 유기 EL 픽셀(202d)에는 픽셀용 정전류원(202a)에서 설정된 전류가 스위치(202c)를 통해 인가된다. 이때, 상기 데이터 인에이블 신호의 크기에 상관없이 모든 데이터 인에이블 신호가 끝나는 시점은 스캔 과형이 끝나는 지점과 동일하게 된다.

한편, 본 발명은 프리 차지용 정전류원을 따로 설치하거나 또는, IC 내부에 만들어져 있는 다수개의 정전류원을 동시에 다수개를 온시켜서 프리 차지용 정전류원으로 사용하여 프리 차정시의 전체 파워를 제어할 수도 있다.

발명의 효과

이상에서 설명한 바와 같은 본 발명에 따른 전류 구동형 표시소자의 구동 회로에 의하면, 유기 EL 퍽셀 구동용 전류를 공급하는 퍽셀용 정전류원과 상기 퍽셀을 미리 차지시키는 프리 차지용 정전류원을 별도로 구비하여 유기 EL 퍽셀의 구동을 제어함으로써, 상기 유기 EL 퍽셀에 인가되는 전류의 양을 줄일 수 있을 뿐만 아니라, 퍽셀 내부의 캐페시턴스의 응답 시간을 조절하여 원하는 휴도를 쉽게 얻을 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 이탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능 할 수 있을 것이다.

따라서, 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정되는 것이 아니라 특히 청구의 범위에 의하여 정해져 야 한다.

(57) 청구의 범위

청구항 1.

스캔 신호에 의해 구동되는 스캔 구동부, 테이터 인에이블 신호에 의해 온/오프가 제어되는 퍽셀용 정전류원과 상기 스캔 구동부가 온되면 발광하는 유기 EL 퍽셀로 구성되는 유기 EL 구동부가 별도로 N(N은 자연수)개 구비되는 전류 구동형 표시소자의 구동 회로에 있어서,

상기 각 유기 EL 구동부에는 테이터 인에이블 신호가 활성화되기 직전에 상기 유기 EL 퍽셀을 프리 차지시키는 프리 차지부가 별도로 구성되는 것을 특징으로 하는 전류 구동형 표시소자의 구동 회로.

청구항 2.

제 1 항에 있어서, 상기 프리 차지부는

유기 EL 퍽셀에서 프리 차지되는 시간을 제어하는 프리 차지 신호에 의해 온되어 상기 유기 EL 퍽셀에 프리 차지될 위한 전류를 공급하는 프리 차지용 정전류원으로 구성되는 것을 특징으로 하는 전류 구동형 표시소자의 구동 회로,

청구항 3.

제 2 항에 있어서,

외부에서 상기 프리차지용 정전류원의 바이어스를 조절하여 상기 프리 차지용 정전류원에서 출력되는 전류의 양을 제어하는 것을 특징으로 하는 전류 구동형 표시소자의 구동 회로.

청구항 4.

제 1 항에 있어서, 상기 프리 차지부는

상기 유기 EL 퍽셀을 온시키는 시점이 라이징 싱크일 경우에는 스캔 신호의 시작 지점에서 상기 유기 EL 퍽셀의 프리 차지를 시작하는 것을 특징으로 하는 전류 구동형 표시소자의 구동 회로.

청구항 5.

제 1 항에 있어서, 상기 프리 차지부는

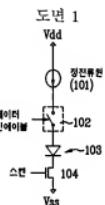
상기 유기 EL 팩셀을 온시키는 시점이 폴링 스크일 경우에는 상기 데이터 인레이블 신호가 활성화되기 전에 프리 차지부를 시작하는 것을 특징으로 하는 전류 구동형 표시소자의 구동 회로.

청구항 6.

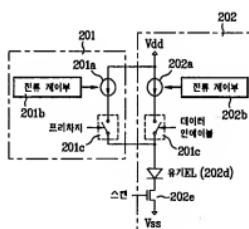
제 1 항에 있어서, 상기 프리 차지부는

상기 유기 EL 구동부에 설계되어 있는 다수개의 정전류원을 동시에 다수개를 온시켜서 프리차지용 정전류원으로 사용하는 것을 특징으로 하는 전류 구동형 표시소자의 구동 회로.

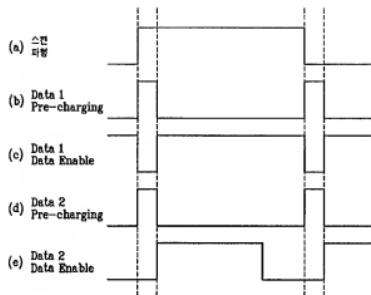
도면



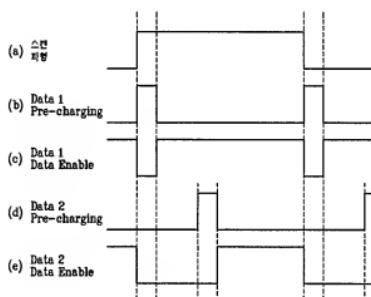
도면 2



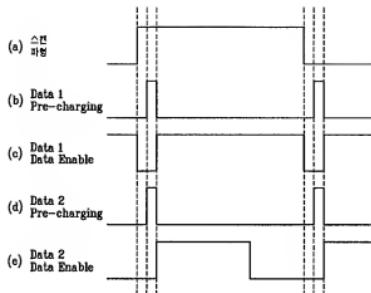
도면 3



도면 4



도면 5



도면 6

